

Mixed-Mode-Mustererzeugung für hohe Defekterfassung beim Eingebetteten Test

Abdullah Mumtaz, Michael E. Imhof, Hans-Joachim Wunderlich

Institut für Technische Informatik, Universität Stuttgart, Pfaffenwaldring 47, D-70569 Stuttgart, Deutschland

email: {mumtazah, imhof, wu}@iti.uni-stuttgart.de

Zusammenfassung—Die Mustererzeugung für den eingebetteten Test besteht häufig aus einer Phase zur Erzeugung von Zufallsmustern und einer Phase, in der deterministische Muster angelegt werden. Der vorliegende Beitrag stellt eine Methode vor, die erste Phase signifikant zu optimieren und die Defekterfassung zu vergrößern, während die Zahl der in der zweiten Phase nötigen deterministischen Muster reduziert wird.

Die Methode beruht auf dem pseudo-erschöpfenden Test (PET), der als Verfahren zum fehlermodellunabhängigen Test mit hoher Defekterfassung vorgeschlagen wurde. Da seine Testzeit exponentiell mit der Schaltungsgröße wachsen kann, ist die Anwendung auf große Schaltungen in der Regel ausgeschlossen.

In diesem Beitrag wird eine Synthesetechnik für rückgekoppelte Schieberegister mit mehreren Polynomen vorgeschlagen, die mit aktueller Technologie skaliert und hinsichtlich Testkosten und Testzeit mit dem üblichen pseudo-zufälligen Test (PZT) vergleichbar ist. Die Vorteile bezüglich der Defekterfassung, N-Detektierbarkeit für Haftfehler und der Reduktion deterministischer Testlängen werden anhand aktueller industrieller Schaltungen nachgewiesen.

I. EINLEITUNG

Vor fast drei Jahrzehnten wurde der pseudo-erschöpfende Test vorgeschlagen, um die Defekterfassung ohne die Einschränkung spezialisierter Fehlermodelle zu erhöhen [1–4]. Beim pseudo-erschöpfenden Test wird jede Ausgangsfunktion einer kombinatorischen Schaltung erschöpfend getestet. Da häufig eine einzelne Ausgangsfunktion nur von einer Teilmenge aller Primäreingänge abhängt, benötigt der erschöpfende Test jeder Ausgangsfunktion wesentlich weniger Muster als der erschöpfende Test der gesamten Schaltung.

Für einen Primärausgang o einer kombinatorischen Schaltung C , ist ein *Kegel* die minimale Teilschaltung, die alle strukturellen Vorgänger von o enthält. Die Menge k_o beschreibt alle an den Ausgang o angeschlossenen Eingänge, ihren Betrag $|k_o|$ nennt man *Kegelgröße*. Eine pseudo-erschöpfende Testmenge T für C ist eine Menge von Testmustern, die für jeden Schaltungskegel einen erschöpfenden Test enthält.

Die Gründe, weshalb das pseudo-erschöpfende Testen vorgeschlagen wurde, waren die Beschränkungen von Fehlermodellen, reale Defekte abzubilden, und die hohe Defekterfassung. Mit dem Aufkommen nano-elektronischer Schaltungen und deren Robustheits-Problemen, zahlreichen Defektmechanismen und nicht vorhersagbarem Verhalten, sind diese Gründe wichtiger denn je [5, 6].

Die Gründe, warum sich der pseudo-erschöpfende Test nicht als dominierende Teststrategie durchsetzen konnte, waren seine Beschränkungen in der Skalierung für heutige Schaltungen. Die zunehmende Größe des maximalen Kegels und die steigende Zahl von Primäreingängen und -ausgängen machten den PET unmöglich, und andere Techniken wurden verwendet.

Die Standard Vorgehensweise ist der mixed-mode Test, bei dem zuerst pseudo-zufällige Muster angelegt werden, um danach deterministische Muster für nicht erkannte Fehler zu verwenden. Der pseudo-zufällige Test erreicht eine hohe Defekterfassung [7, 8], solange die Schaltung keine schwer zufallstestbaren Bereiche enthält.

Für die Erzeugung deterministischer Muster ist das Haftfehlermodell aufgrund seiner Einfachheit weit verbreitet, es modelliert das Verhalten von Produktionsdefekten aber nur unzureichend [9]. Die durch das Haftfehlermodell erreichbare Defektüberdeckung kann durch den N-detect Ansatz [8] verbessert werden. Dabei wird jeder Haftfehler mindestens N-mal (oder so oft wie möglich) erkannt. Die Größe der benötigten deterministischen Mustermenge wächst für steigende N deutlich [10]. In diesem Beitrag ersetzen wir die erste Phase des mixed-mode Tests mit einem neuen Schema namens partieller pseudo-erschöpfender Test (P-PET). Beim P-PET werden statt aller Schaltungskegel nur die Kegel bis zu einer gegebenen Größe MAX_{size} pseudo-erschöpfend getestet. Für Kegel größer als MAX_{size} garantiert die erzeugte Testmenge keine erschöpfende Aufzählung aller Eingangsbelegungen und verhält sich wie pseudo-zufällige Muster.

Dieses Schema basiert auf der Beobachtung, dass moderne Schaltungen auf Geschwindigkeit optimiert sind und kurze Pfade enthalten. Die resultierende Reduktion der Kegelgrößen erlaubt es, einen signifikanten Schaltungsteil pseudo-erschöpfend zu testen. Dies impliziert, das verglichen mit dem PZ Test

- der pseudo-erschöpfende Test dieses Schaltungsteils in einer sehr hohen non-target Fehlerüberdeckung für die gesamte Schaltung resultiert.
- der pseudo-erschöpfend getestete Schaltungsteil die höchst-mögliche N-Detektierbarkeit bietet, was die gesamte Defektüberdeckung deutlich verbessert.
- höhere Haftfehlerüberdeckungen in der ersten Phase des mixed-mode Tests erreicht werden.
- die Verwendung von P-PET zu einer deutlich reduzierten Zahl deterministischer Muster in der zweiten Phase führt, um eine gegebene Fehlerüberdeckung zu erreichen.

Das P-PET Schema besteht aus einem Synthesalgorithmus für die Berechnung mehrerer Rückkopplungspolynome mit begrenztem Grad, einer Abbildung mehrere Prüfpfade auf einen einzelnen, und einem multi-polynomiellen linear rückgekoppelten Schieberegister. Der Aufbau dieses Registers stammt direkt aus [11], und hat gegenüber Standard Ansätzen einen vernachlässigbaren Mehraufwand (Abb. 1). Der Synthesalgorithmus für mehrere Polynome basiert auf der Theorie

aus [2], wo ein einzelnes Polynom mit unbegrenztem Grad berechnet wird. Im Gegensatz dazu verwenden wir mehrere Polynome mit begrenztem Grad, wobei jedes eine Menge von Kegeln mit der Größe $\leq MAX_{size}$ überdeckt. Die Überdeckung aller Kegel $\leq MAX_{size}$ mit einer minimalen Zahl von Polynomen wird auf ein Mengenüberdeckungs-Problem reduziert.

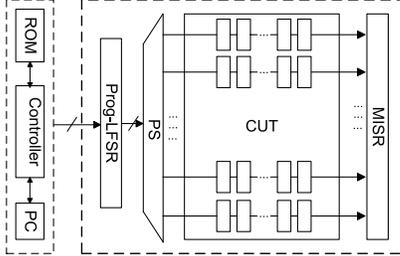


Abbildung 1. Grundlegende STUMPS Architektur.

II. DAS P-PET PRINZIP

Ein LFSR der Länge r und eine erschöpfende LFSR Sequenz der Länge $2^r - 1$ sind eindeutig durch ein charakteristisches Polynom oder Rückkopplungspolynom p des Grades r definiert. Es bezeichne $I := \{1, \dots, n\}$ die Menge der Primäreingänge der zu testenden kombinatorischen Schaltung. Für jeden Ausgang o bestimmen wir seine Kegel $k_o = \{i_1, \dots, i_s\} \subseteq I$ als die Menge seiner Primäreingänge. Falls sein Rückkopplungspolynom primitiv ist, durchläuft das LFSR $2^r - 1$ unterschiedliche Zustände und generiert $2^r - 1$ verschiedene Muster. Wir sagen, Polynom p testet k_o , $p \prec k_o$, falls die $2^r - 1$ unterschiedlichen Muster alle $2^s - 1$ unterschiedlichen Belegungen von k_o , außer dem Null-Vektor, überdecken. Dieser wird separat angelegt.

Sei $K_c := \{k_o | o \in O \wedge |k_o| \leq MAX_{size}\}$ die Menge aller Kegel mit höchstens MAX_{size} Eingängen. Unser Ziel ist es eine minimale Menge von Polynomen P des Grads $\leq MAX_{size}$ zu finden, so dass jeder Kegel durch mindestens ein Polynom getestet wird:

$$\forall k \in K_c \exists p \in P \quad p \prec k \quad (1)$$

Die Suche nach P ist in mehrere Schritte gegliedert:

- III) Abbildung des P-PET Problems für mehrere Prüfpfade auf das P-PET Problem für einen einzelnen Prüfpfad.
- IV) Implementierung einer effizienten Prüfung von $p \prec k$.
- V) Suche einer effizienten Prozedur um das NP-vollständige Mengenüberdeckungsproblem aus (1) zu lösen.

III. PET FÜR MEHRERE PRÜFFPADE

Angenommen die Prüfelemente einer zu testenden Schaltung seien in h Prüfpfaden angeordnet und die Größe des längsten Prüfpfades sei t . Diese Prüfpfade können als ein großer Prüfpfad behandelt werden, solange der Kanalabstand t_i zwischen den verschiedenen Prüfpfaden mindestens t beträgt.

Ein sorgfältig entworfenes Netzwerk zur Phasenverschiebung [12] kann zur Erreichung dieses Ziels verwendet werden. Jedoch kann dies nicht direkt auf multi-polynomielle LFSRs angewendet werden, da t_i auch vom verwendeten Polynom p

abhängt. In diesem Fall gilt $t_i < t$ und eine Situation wie in Abbildung 2 kann vorkommen.

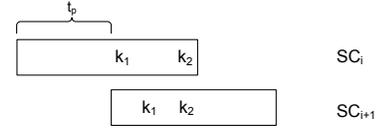


Abbildung 2. Kanalabstand zwischen Prüfpfaden mit und ohne Konflikt.

Die Eingänge des Kegels k_1 werden auf unterschiedliche Positionen des vereinheitlichten Prüfpfades abgebildet, und $p \prec k_1$ muss überprüft werden. Die Eingänge aus Kegel k_2 sind auf die gleichen Positionen abgebildet, sie werden nie zwei unterschiedliche Werte erhalten, und $p \prec k_2$ ist unmöglich. Wir wissen ohne weitere Überprüfung, dass p den Kegel k_2 nicht überdeckt, und für k_2 ein anderes Polynom generiert werden muss. Die Position eines Prüfelements $e \in SC_{i+1}$ im virtuellen Prüfpfad wird durch

$$\left(\sum_{j=1}^i t_j + id(e) \right) \mod 2^r - 1 \quad (2)$$

berechnet, wobei $id(e)$ der Index von e in SC_{i+1} ist. Von nun an gehen wir von einem virtuellen Prüfpfad aus.

IV. PRÜFEN DER ERSCHÖPFENDEN AUFZÄHLUNG

Die naive Überprüfung, ob $p \prec k$ gilt, kann durch das Erzeugen der $2^r - 1$ unterschiedlichen Muster von p und die Validierung, dass k die 2^s unterschiedlichen Belegungen aufzählt implementiert werden. Jedoch ist dies sehr zeitaufwändig und muss für eine große Menge an Polynomen durchgeführt werden, was nicht praktikabel ist. Eine wesentlich effizientere Methode stellt Barzilais Theorem dar:

Theorem (Barzliai et al. [2])

Sei $(a_\tau)_{\tau \geq 0}$ eine durch das primitive Rückkopplungspolynom p mit Grad r erzeugte Schieberegister-Sequenz. Die Menge $T := \{(a_0, \dots, a_{r-1}), (a_1, \dots, a_r), \dots, (a_{2^r-2}, a_0, \dots, a_{r-2})\}$ ist eine erschöpfende Aufzählung der Belegungen von (i_1, \dots, i_s) , wenn die Restklassen $(X^{i_1} \mod p)$, \dots , $(X^{i_s} \mod p)$ über $GF(2)$ linear unabhängig sind.

Abbildung 3 zeigt ein Beispiel, in dem ein LFSR mit dem primitiven Rückkopplungspolynom $p = x^3 + x + 1$ an einen Prüfpfad angeschlossen ist. Um zu prüfen, ob an einen Kegel $k_1 = \{0, 3, 4\}$ alle Belegungen (außer dem Null-Muster) angelegt werden, berechnen wir die Restklassen. Da diese linear unabhängig sind, gilt $p \prec k_1$. Dies ist aus Abbildung 3 ersichtlich, wenn man das LFSR mit einem zufälligen Startwert initialisiert. Alle $2^3 - 1$ eindeutigen Sequenzen (außer dem Null-Muster) werden nach 11 Zyklen angelegt.

Barzilais Theorem reduziert die Überprüfung von $p \prec k$ auf $s + 1$ simple Polynomdivisionen und eine Überprüfung der linearen Abhängigkeit.

V. MENGENÜBERDECKUNGS-HEURISTIK

Sei P_k die Menge der primitiven Polynome vom Grad k und $f_p := \{k \in K_c | p \prec k\}$ die Menge aller durch das Polynom p getesteten Kegel. Wir wollen eine Menge $L \subset P_{MAX_{size}}$

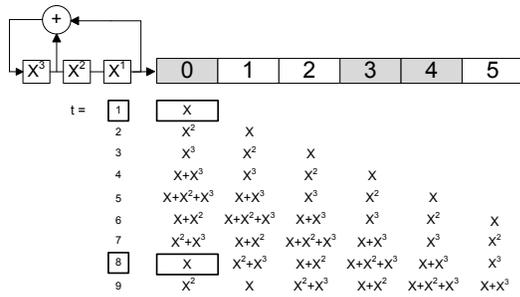


Abbildung 3. LFSR Sequenz.

finden, so dass $K_c = \bigcup_{p \in L} f_p$ und $|L|$ minimal ist. Die Suchprozedur besteht aus zwei Phasen:

- A) Reduktion von K_c durch Entfernen redundanter Kegel.
- B) Iterative Konstruktion von Polynomen bis das neue K_c komplett überdeckt ist.

A. Reduktion der Kegelmeng

Die Bitfolge C , generiert durch ein LFSR mit Polynom $P(x) = \sum_{i=0}^n a_i x^i$, kann durch die folgende Rekursionsrelation berechnet werden:

$$y_{m+n} = a_0 y_m + a_1 y_{m+1} + \dots + a_{n-1} y_{m+n-1}, m \geq 0 \quad (3)$$

Für jede Teilfolge $c = c_0, c_1, \dots, c_{n-1}$ aus C , existiert ein $c' = c_{n-1}, c_0, \dots, c_{n-2}$, wobei c' eine zyklische Verschiebung von c ist. Dies impliziert, dass innerhalb eines Prüfpfads die Kegelposition irrelevant ist, solange die relativen Abstände zwischen den Kegeleingängen bewahrt werden. Deshalb nehmen wir ohne Beschränkung der Allgemeinheit an, dass alle Kegel an den Anfang des Prüfpfads verschoben sind, während die relativen Abstände zwischen ihren Eingängen beibehalten werden und für jeden Kegel $k = \{i_1, \dots, i_s\}$ gilt $i_1 = 0$.

Für zwei Kegel k_a und k_b mit $k_a \subseteq k_b$ kann k_a entfernt werden, da jede Aufzählung von k_b ebenfalls k_a aufzählt. Von nun an gehen wir davon aus, dass alle redundanten Kegel aus K_c entfernt wurden.

B. Iterative Polynom-Konstruktion

K_c kann noch immer eine hohe Zahl an Kegeln k enthalten, und die paarweise Überprüfung von $p \prec k$ kann für alle primitiven Polynome eines bestimmten Grads viel Zeit beanspruchen. Daher überprüfen wir $p \prec k$ nur für Kegel der Größe MAX_{size} und erhalten eine Menge möglicher Polynome. Aus dieser Menge möglicher Polynome wählen wir ein Polynom, das die größte Teilmenge aller kleineren Kegel testet. Dieser Schritt reduziert die Laufzeit des Algorithmus deutlich und ermöglicht eine Skalierung mit der Schaltungsgröße. Der komplette Algorithmus findet sich in Abbildung 4.

Das endgültige Ergebnis ist die Menge PP , die ausgewählte primitive Polynome enthält, die alle Kegel bis zur gegebenen Größe MAX_{size} überdecken. Jedes Polynom in PP wird als Rückkopplungspolynom verwendet und pro Polynom werden alle Muster angelegt. Die Zahl der anzulegenden Muster kann durch folgende Gleichung berechnet werden:

$$\sum_{i \in PP} 2^{PD_i} - |PP| + 1 + t \quad (4)$$

- 1) Sei $PP := \phi$
- 2) $K_c := \{k \in K \mid |k| \leq MAX_{size}\}$, $MAX := MAX_{size}$
- 3) $K_{oc} := \{k_b \in K_c \mid \nexists k_a \in K \ k_b \subsetneq k_a\}$
- 4) $K_d := \{k \in K_{oc} \mid |k| = MAX\}$, $idx = MAX$
- 5) Falls $(K_d := \phi)$ $MAX = MAX - 1$, gehe zu Schritt 4.
- 6) $P_{cnd} := \{\exists p \in P_{idx} \mid p \text{ überdeckt max Kegel aus } K_d\}$
- 7) Falls $(P_{cnd} := \phi)$, $idx = idx + 1$, gehe zu Schritt 6.
- 8) $K_s := K_{oc} - K_d$
- 9) Finde $p_s \in P_{cnd}$, das max Kegel aus K_s überdeckt, füge p_s zu PP hinzu.
- 10) $K_{oc} := K_{oc} - \{k \in K_c \mid (p_s \prec k)\}$
- 11) $K_d := K_d - \{k \in K_d \mid (p_s \prec k)\}$, $P_{cnd} := P_{cnd} - p_s$
- 12) Falls $(K_d \neq \phi)$ AND $(P_{cnd} \neq \phi)$ gehe zu Schritt 8.
- 13) Falls $(K_{oc} \neq \phi)$ gehe zu Schritt 3.
- 14) Gebe PP zurück.

Abbildung 4. Algorithmus: Berechnung überdeckender Primitiver Polynome

wobei PD_i der Grad des Polynoms ist und 1 das Null-Muster repräsentiert.

VI. EXPERIMENTELLE ERGEBNISSE

Alle Experimente wurden mit industriellen Schaltungen durchgeführt, die von NXP zur Verfügung gestellt wurden.

1) *Analyse:* Die Maximalgröße der überdeckten Kegel (MAX_{size}) ist benutzerdefiniert, schaltungs- und testzeitabhängig. Eine Analyse der Kegel- und Gatterüberdeckungen der untersuchten Schaltungen zeigt einen Kompromiss zwischen Überdeckung und Testzeit für die Kegelgröße 24. Deshalb wird für alle Experimente $MAX_{size} := 24$ gesetzt.

Tabelle I zeigt die Ergebnisse für die betrachteten industriellen Schaltungen. Die ersten drei Spalten enthalten grundlegende Schaltungseigenschaften wie den Namen und die Anzahl der Ein- und Ausgänge (Primär+Pseudo-Primär). Der Schaltungsname entspricht grob der Anzahl der enthaltenen Logikgatter. Die vierte Spalte enthält die Prozentzahl der Schaltungskegel bis zur Größe 24 während die Prozentangabe der in diesen Kegeln enthaltenen Gatter in der letzten Spalte dargestellt ist.

Schaltung	#(PI+PPI)	#(PO+PPO)	Kegel(%)	Gatter(%)
p45k	3739	2550	57.28	55.26
p239k	18692	18495	83.91	62.41
p378k	15732	17420	68.65	82.54
p483k	33264	32610	85.48	60.08
p533k	33373	32610	83.68	66.66

Tabelle I
KEGEL- UND GATTERÜBERDECKUNG ($MAX_{size} = 24$)

Für die meisten der untersuchten Schaltungen haben mehr als 50% der Kegel eine maximale Größe von 24. Die letzte Spalte zeigt, dass diese relativ kleinen Kegel mehr als die Hälfte der Schaltung überdecken.

2) *Haftfehlererfassung und N-Detektierbarkeit:* Die durch das vorgestellte Verfahren benötigten Polynome wurden für unterschiedliche Schaltungen berechnet (zweite Spalte von Tabelle II).

Zuerst wurden Experimente durchgeführt, um den P-PET mit dem pseudozufälligen Test (PZT) unter Verwendung des Haftfehlermodells zu vergleichen. Mit Gleichung (2) und den Polynomen aus Spalte 2 wurden die Größen der Testmenge berechnet und für beide Fälle simuliert. Für den PZT wurde ein einzelnes primitives Polynom mit Grad 128 verwendet.

Schaltung	Benötigte Polynome	Fehler	Unerkannte Fehler		
			PZ	P-PET	Dif(%)
p45k	1×2^{24}	71848	288	189	34.38
p239k	$3 \times 2^{24} + 1 \times 2^{23}$	455992	7180	5551	22.69
p378k	8×2^{24}	816274	0	0	0
p483k	$5 \times 2^{24} + 1 \times 2^{23}$	903348	22646	17669	21.97
p533k	8×2^{24}	1148846	23859	19376	18.79

Tabelle II
HAFTFEHLERÜBERDECKUNG.

Die Zahl der nicht erkannten Fehler für den P-PET und den PZT finden sich in den entsprechenden Spalten. Der Unterschied zwischen beiden Ansätzen wird in der letzten Spalte als Prozentangabe der beim P-PET zusätzlich zum PZT erkannten Fehler angegeben. Für alle Schaltungen zeigt der P-PET bessere Ergebnisse bei der Fehlererfassung. Die Schaltung p378k ist eine Ausnahme, da sie keine schwer zufallstestbaren Fehler enthält.

Im zweiten Teil der Experimente wird die N-Detektierbarkeit als Metrik für die Defekterfassung untersucht. Die anderen Parameter der Experimente sind unverändert, N ist 15. Die Ergebnisse finden sich in Tabelle III.

Schaltung	Unerkannte (#Erk. < 15)			Determin. Muster		
	PZ	P-PET	Dif(%)	PZ	P-PET	Dif(%)
p45k	493	306	37.93	486	404	16.87
p239k	9133	6181	32.33	1327	1037	21.85
p378k	23467	11628	50.44	638	397	37.77
p483k	43350	29811	31.23	1485	1018	31.44
p533k	48464	33317	31.25	1459	1193	18.23

Tabelle III
HAFTFEHLERÜBERDECKUNG FÜR '15-DETECT'.

Die erste Hälfte der Tabelle enthält die Fehler, die entweder nicht oder weniger oft als 15 mal erkannt werden. Die Ergebnisse zeigen die Effektivität der vorgeschlagenen P-PET Muster gegenüber dem PZT bezüglich der N-Detektierbarkeit. Dies ist für p378k klar ersichtlich. Diese Schaltung enthält keine schwer zufallstestbaren Fehler (Tabelle II). Jedoch ist die N-detect Überdeckung beim PZT wesentlich geringer als beim P-PET, der mehr als 50% zusätzliche Fehler erkennt.

Deterministische Muster wurden mittels eines kommerziellen Werkzeugs für die unerkannten Fehler der ersten Hälfte der Tabelle erzeugt. Ihre Zahl findet sich im rechten Teil der Tabelle. Die Spalte "Dif" zeigt, wieviel Prozent weniger deterministische Muster beim P-PET verglichen mit dem PZT benötigt werden. Die hohe N-detect Überdeckung des P-PET impliziert, dass verglichen mit dem PZT deutlich weniger deterministische Muster nötig sind. Die Einsparungen bzgl. der Größe der deterministischen Mustermenge liegen zwischen 0.19% und 57%.

3) Fehler außerhalb des Fehlermodells: Die Qualität der Testmenge in Hinblick auf die Defektüberdeckung wird für non-target Fehler weiter untersucht (Tabelle IV). Der experimentelle Aufbau für Haftfehler (Tabelle II) wird bis auf das Fehlermodell beibehalten.

Wir betrachten byzantinische Brückenfehler und injizieren zufällig 40.000 Fehler pro Schaltung. Die Spalten 2 und 3 enthalten die Zahl der nicht-erkannten Brückenfehler beim P-PET und PZT. Die letzte Spalte zeigt in Prozent, wieviele zusätzliche Fehler durch den P-PET überdeckt werden.

Schaltung	Unerkannte Brückenfehler		
	PZ	P-PET	Dif(%)
p45k	966	271	71.95
p239k	381	197	48.29
p378k	601	141	76.54
p483k	634	312	50.79
p533k	1099	667	39.31

Tabelle IV
P-PET: ÜBERDECKUNG VON NON-TARGET BRÜCKENFEHLERN.

Die Ergebnisse stützen die bei der Untersuchung der N-Detektierbarkeit (Tabelle III) gemachten Beobachtungen. Da das vorgeschlagene Verfahren hinsichtlich der Mehrfacherkennung von harten Fehlern effektiver ist, erkennt es auch deutlich mehr Fehler außerhalb des Fehlermodells.

VII. ZUSAMMENFASSUNG

Ein neues Verfahren für den partiellen pseudo-erschöpfenden Test (P-PET) wurde vorgeschlagen, das Kegel bis zu einer gegebenen Größe pseudo-erschöpfend testet. Eine Synthesetechnik für multi-polynomielle linear-rückgekoppelte Schieberegister wurde vorgestellt, die mit modernen Technologien skaliert und hinsichtlich Testkosten und Testzeit mit dem pseudo-zufälligen Test vergleichbar ist. Für aktuelle industrielle Schaltungen wurden die Vorteile bezüglich der verbesserten Fehlerüberdeckung, hohen Defektüberdeckung, gesteigerten N-Detektierbarkeit und der Reduktion der Zahl deterministischer Muster gezeigt. Die Autoren danken NXP für die Bereitstellung industrieller Schaltungen.

LITERATUR

- [1] E. McCluskey, "Verification Testing - A Pseudoexhaustive Test Technique," *Proc. of IEEE Transactions on Computers*, pp. 541-546, 1984.
- [2] Z. Barzilai, D. Coppersmith, and A. Rosenberg, "Exhaustive generation of bit patterns with applications to VLSI self-testing," *IEEE Transactions on Computers*, vol. 100, no. 32, pp. 190-194, 1983.
- [3] S. Hellebrand and H. Wunderlich, "Tools and devices supporting the pseudo-exhaustive test," in *Proc. of Conference on European Design Automation*, 1990, pp. 13-17.
- [4] S. Hellebrand, H. Wunderlich, and O. Haberl, "Generating Pseudo-Exhaustive Vectors for External Testing," in *Proc. of IEEE International Test Conference*. IEEE, 1990, pp. 670-679.
- [5] R. Aitken, "Nanometer technology effects on fault models for IC testing," *IEEE Computer society press*, vol. 32, no. 11, pp. 46-51, 2002.
- [6] B. Becker, S. Hellebrand, I. Polian, B. Straube, W. Vermeiren, and H. Wunderlich, "Massive statistical process variations: A grand challenge for testing nanoelectronic circuits," in *Proc. of International Conference on Dependable Systems and Networks Workshops*. IEEE, 2010, pp. 95-100.
- [7] C. Tseng, S. Mitra, E. McCluskey, and S. Davidson, "An evaluation of pseudo random testing for detecting real defects." Published by the IEEE Computer Society, 2001, pp. 404-409.
- [8] S. Ma, P. Franco, and E. McCluskey, "An experimental chip to evaluate test techniques: Experiment results," in *Proc. of IEEE International Test Conference*, 1995, pp. 663-672.
- [9] E. McCluskey and C. Tseng, "Stuck-fault tests vs. actual defects," in *Proc. of IEEE International Test Conference*, 2000, pp. 336-343.
- [10] I. Pomeranz and S. Reddy, "Stuck-at tuple-detection: A fault model based on stuck-at faults for improved defect coverage," in *VLSI Test Symposium, 1998. Proceedings. 16th IEEE*. IEEE, 2002, pp. 289-294.
- [11] S. Hellebrand, S. Tarnick, J. Rajski, and B. Courtois, "Generation of vector patterns through reseeding of multiple-polynomial linear feedback shift registers," in *Proc. of IEEE International Test Conference*, 1992, pp. 120-129.
- [12] J. Rajski, N. Tamarapalli, and J. Tyszer, "Automated synthesis of phase shifters for built-in self-test applications," *IEEE Transactions on Computer-Aided Design of Integrated Circuits and Systems*, vol. 19, no. 10, pp. 1175-1188, 2002.